

Verbesserungen im MOPPEL-System

1. Video-Interface

Viele werden sich bestimmt schon über die Flickerzeichen auf dem Bildschirm geärgert haben. Diese Störimpulse werden durch den CPU-Zugriff auf das Video-RAM während der Hellphase des Schreibstrahls ausgelöst. Es gibt zwar eine zeitliche Begrenzung des CPU-Zugriffs, (RC-Glied 2,2kOhm 100pF) aber wenn laufend auf dem Bildschirm-speicher zugegriffen wird, reicht diese Maßnahme nicht aus.

Experimente mit Abfrage des Austastsignals DSPEN über den Port 2Bh waren zwar erfolgreich, haben aber den Nachteil, daß die Software erheblich geändert werden muß, so habe ich mich für eine Hardwarelösung entschieden.

Kern der Überlegung war, die CPU in der Hellphase mit Hilfe der READY-Leitung anzuhalten und erst, wenn der Schreibstrahl nicht sichtbar ist, einen Video-RAM Zugriff zu erlauben. Nach dem Siemensdatenbuch für den SAB 8085, muß READY spätestens 220ns nach anlegen von ALE auf L-Pegel liegen und wird mit der 2. Taktphase abgefragt. Solange READY auf L ist, werden von der CPU Wartezyklen eingefügt. Alle BUS-Signale bleiben dabei erhalten, erst wenn READY wieder auf H-Pegel wechselt, wird mit der Befehlsausführung fortgefahren.

1.1 Funktionsbeschreibung

Nach dem Einschalten der Betriebsspannung erzeugt das RC-Glied ein Reset-Signal, dieses muß länger als der CPU-Reset sein, damit noch alle Parameter in den Videocontroller geladen werden, bevor ein READY-Signal erzeugt wird.

Sobald jetzt ein RAM-Zugriff (3000h) erfolgt, wechseln die Pegel der Anschlüsse ALE von L nach H, IO/M und CS 3000 von H nach L, nun entscheidet sich, ob die CPU angehalten werden muß. Wenn HSYN auf H liegt, bleibt der J-Eingang auf L, die Schreib/Lesefreigabe wird durch das NOR-Gatter weitergegeben, und die READY-Leitung ist weiterhin auf H, es erfolgt ein ungehinderter Speicherzugriff.

Da HSYN die meiste Zeit aber auf L-Pegel liegt, wird bei einem Speicherzugriff der J-Eingang auf H gelegt und mit steigender Flanke des nächsten Taktes auch der Q-Ausgang. Dieser H-Pegel schaltet die READY-Leitung mit Hilfe des Inverters auf L und hält somit die CPU an. Außerdem sperrt dieser Pegel an Q das NOR-Gatter, damit das Schreib/Lesesignal nicht weitergeleitet werden kann.

ALE ist nach der 1. Taktphase wieder auf L und so auch der J-Eingang, das Flip-Flop ist hierdurch gesperrt. (J und K auf L) Sobald HSYN auf H wechselt, nimmt der K-Eingang H-Pegel an und mit dem folgenden Takt wird der Q-Ausgang wieder auf L gelegt. READY wechselt nun auf H, die Schreib/Lesesperre wird freigegeben und die CPU kann ihren Schreib/Lesezyklus beenden. Weitere RAM-Zugriffe können folgen, bis HSYN wieder auf L-Pegel geht.

Messungen haben gezeigt, daß innerhalb des HSYN-Impulses von ca. 5µs zwei Schreib/Lesezugriffe möglich sind, das reicht aus, um den Bildschirmaufbau nicht unnötig zu verlangsamen.

Wenn das nicht reicht, kann statt HSYN auch $\overline{\text{DSPEN}}$ von IC 18 Pin 8 benutzen, dann sind pro Zeile vier RAM-Zugriffe möglich, hierbei treten aber in der 1. Spalte noch gelegentliche Störimpulse auf.

Wenn man dann noch ein MONO-Flop 74121 spendiert, was mit der steigenden Flanke von $\overline{\text{DSPEN}}$ getriggert wird und eine Haltezeit von ca. 14µs hat, können etwa drei RAM-Zugriffe erfolgen und das ohne jeglichen Störungen.

Die oben genannten Angaben beziehen sich auf die 80 Zeichenausführung und mit der folgenden Endlosschleife.

```
2800 21 LXI H,3000h
2803 3E MVI A,42 ;ASCII "B"
2805 77 MOV M,A
2806 C3 JMP 2805h
```

1.2 Taktgenerator im Video-Interface

Der hier eingesetzte 74LS04 arbeitet nicht immer einwandfrei, bei der 80 Zeichenausgabe gibt es dann unsaubere Zeichen. Abhilfe schafft hier das Auswechseln gegen ein 7404. Siehe auch MC 2/1984, Seite 37.

2. Einzelschritt-Modul

In der Originalschaltung treibt der Q-Ausgang des D-Flip-Flop direkt die READY-Leitung, dieses ist nach der 1. Änderung nicht mehr zulässig.

Damit eine Zerstörung des 74LS74 verhindert wird, ist hier unbedingt ein Puffer mit offenem Kollektor einzufügen.

Die im Beispiel benötigten Inverter 7406/16 sind im IC10 noch frei und können mit Fädeldraht beschaltet werden.

3. Echtzeituhr

In dieser Schaltung hat sich ein Schaltungsfehler eingeschlichen, das RST-Signal darf hier nicht invertiert werden.

Denn auf der CPU-Karte liegt schon in jeder Interrupt-Leitung ein Inverter. Für einen Interrupt muß der CPU-RST Eingang auf H-Pegel gebracht werden!

Mit der unten gezeigten Schaltungsergänzung können die Interrupt-Leitungen für eine ständige Uhrzeitanzeige genutzt werden.

Das zusätzliche IC 7406/16 habe ich mit den Beinchen 7/14 huckepack auf IC 2 Pin 8/16 aufgelötet, alle anderen Beinchen habe ich hochgebogen und mit Fädeldraht beschaltet. Der 1,5kOhm ist direkt von Pin 14 nach Pin 2 zu löten.

Es ist zwar Verschwendung, dieses IC nur zu einem Drittel auszunutzen, aber auch die einfachste Art, einen nichtinvertierenden Puffer zu erhalten.

Aufbauhinweise

1. Video-Interfaceänderung

Wenn der HF-Modulator nicht aufgebaut ist, läßt sich die Zusatzschaltung auf einer kleinen Lochrasteplatine an dieser Stelle unterbringen.

Achtung, damit keine Berührungen mit den Leiterbahnen entstehen, ist hier eine isolierende Zwischenlage vorzusehen.

Um den Aufwand gering zu halten, habe ich die zwei ICs huckepack auf IC 8 und 13 aufgelötet.

Die Leiterbahn, IC 8 Pin 3 nach 13/10, ist am einfachsten aufzutrennen, wenn der Pin 3 direkt über der Platine vorsichtig abgekniffen wird, dann kann das Beinchen soweit hochgebogen werden, bis man es mit dem gekürzten Pin 3 des 7402 verlöten kann. Die Beinchen 7/13/14 können direkt mit den entsprechenden Beinchen von IC 8 verlötet werden, alle übrigen werden abgebogen und mit Schalt- oder Fädeldraht beschaltet.

Das IC 7470 habe ich in gleicher Manier auf IC 13 aufgelötet. Hierbei werden alle Beinchen bis auf 7 und 14 abgebogen und nach Schaltplan beschaltet, Pin 7/14 mit Pin 7/14 von IC 13 verlöten.

Das Taktsignal kann an Pin 11 von IC 13 abgenommen werden, für das HSYN-Signal gibt es in der vorderen Ecke einen Anschlußpunkt oder wenn das DSPEN-Signal benutzt werden soll, kann dieses an Pin 8 von IC 18 abgegriffen werden.

Die Leitungen ALE und READY sind nur an der 64poligen-Steckerleiste zugänglich.

Der Inverter 7406/16 ist in dem IC 19 noch frei und kann hierfür benutzt werden, der 1,5kOhm Widerstand verbessert die Impulsflanken und kann sofort an Pin 14 und 12 von IC 19 gelötet werden.

Den Kondensator 22µF/10V habe ich mit einem Bein an die untere Massebahn gelötet, und den Widerstand 15kOhm habe ich dann freitragend mit Pin 2 des 7470 verbunden.

Um dem etwas eigenwilligen Gebilde mehr Halt zu verschaffen, sollte man hier und da die Bauteile mit etwas Klebstoff sichern.

Wenn Sie das Kunstwerk aufgebaut haben, überprüfen Sie es sorgfältig auf Zinnbrücken und Verschaltungen.

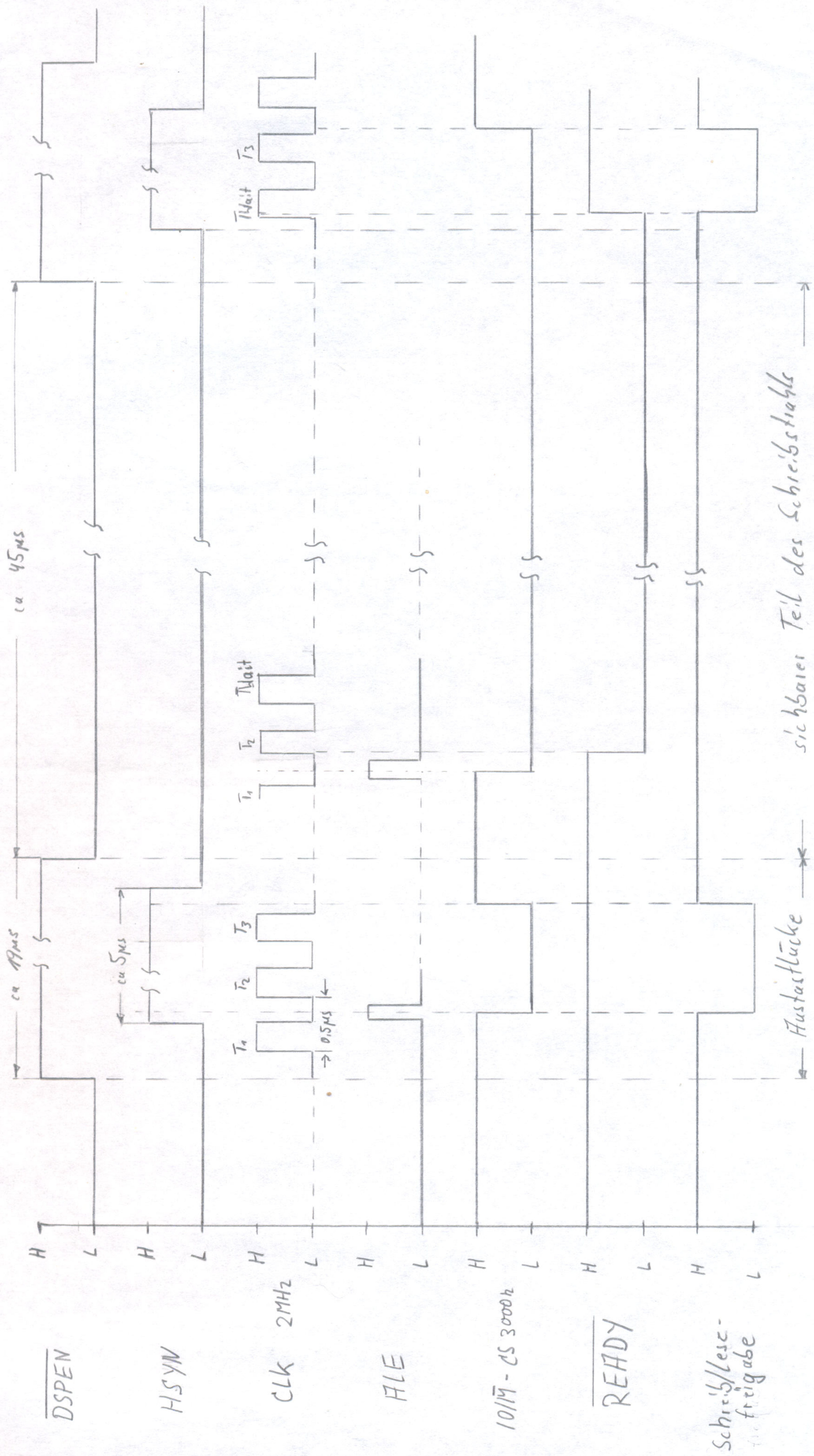
Und wenn Sie alles richtig gemacht haben, müßte sich der MOPPEL ohne Rauchzeichen in altgewohnter Art melden, und Sie werden erstaunt sein, wie schön er jetzt seine BASIC/ASSEMBLER-Programme listet.

Oder Sie probieren gleich mal das Demo-Programm!

Zum Schluß möchte ich Sie darauf hinweisen, daß Sie den RAM-Bereich von 3000h bis 3FFFh in zeitkritischen Programmen nicht als Zwischenspeicher benutzen. Denn in diesem Bereich hat der Videocontroller das Sagen, die CPU-Zugriffe werden hier nur in den Dunkelphasen geduldet.

Ich glaube aber, daß das störungsfreie Bild diesen Nachteil mehr als wett macht.

Werner Römer Dez.84



Anmerkung: Die zeitliche Darstellung ist nicht maßstabgerecht. (Vereinfachte Darstellung aus Siemensdatenbuch)